

19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 Übersetzung der
europäischen Patentschrift

87 EP 0 488 394 B1

10 DE 691 26 767 T 2

51 Int. Cl.⁶:
H 03 K 3/03
H 03 K 5/24

21	Deutsches Aktenzeichen:	691 26 767.7
86	Europäisches Aktenzeichen:	91 120 578.9
86	Europäischer Anmeldetag:	29. 11. 91
87	Erstveröffentlichung durch das EPA:	3. 6. 92
87	Veröffentlichungstag der Patenterteilung beim EPA:	9. 7. 97
47	Veröffentlichungstag im Patentblatt:	2. 1. 98

30 Unionspriorität:

333074/90 29.11.90 JP

73 Patentinhaber:

Kabushiki Kaisha Toshiba, Kawasaki, Kanagawa, JP;
Toshiba Micro-Electronics Corp., Kawasaki, JP

74 Vertreter:

HOFFMANN · EITLE, 81925 München

84 Benannte Vertragsstaaten:

DE, FR, GB

72 Erfinder:

Shigehara, Hiroshi, c/o Intellectual Property Div.,
Minato-ku, Tokyo 105, JP; Fujiwara, Ryuji, c/o
Intellectual Property Div., Minato-ku, Tokyo 105, JP;
Matsumoto, Kenichi, c/o Intellectual Property Div.,
Minato-ku, Tokyo 105, JP

54 Oszillator-Schaltungen

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II 5 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 691 26 767 T 2

DE 691 26 767 T 2

25. Juli 1997

91 120 578.9-2214

55 928 q/q5/wö

K. K. Toshiba

Die vorliegende Erfindung betrifft einen Oszillationsschaltkreis unter Verwendung eines Oszillators, der aus einem Quarzoszillator oder einem Keramikoszillator als Oszillationsquelle gebildet ist.

GB-A-2 040 633 beschreibt einen Oszillationsschaltkreis, der folgendes enthält: einen Quarzoszillator, einen zum Arbeiten für eine vorbestimmte Zeitperiode nach Beginn der Oszillation gesteuerten angekoppelten Inverter, von dem ein Eingang und ein Ausgang über den Oszillator verbunden sind und einen Inverter mit einem Eingang und einem Ausgang, die über den Oszillator verbunden sind.

US-A-4 255 723 beschreibt das Einfügen eines PMOS-Transistors und eines NMOS-Transistors in einen Inverter, der über einen Oszillator verbunden ist.

Fig. 1 der beigefügten Zeichnungen zeigt einen herkömmlichen Oszillationsschaltkreis unter Verwendung eines Oszillators. Ein Oszillator 81, der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist, ein Inverter 82 und ein Rückkopplungswiderstand 83 sind parallel geschaltet. Ein Kondensator 84 ist zwischen der Erdspannung V_{ss} und einem Anschluß des Oszillators 81 angeschlossen, und ebenso ist ein Kondensator 85 zwischen der Erdspannung V_{ss} und dem anderen Anschluß des Oszillators 81 angeschlossen.

Im allgemeinen wird mit dem obigen Oszillationsschaltkreis eine Oszillations-Startzeit verkürzt und eine Oszillations-Startspannung erniedrigt, wenn ein großer Wert für einen wechselseitigen elektrischen Leitwert g_m des Inverters 82 eingestellt wird. Als Ergebnis kann der Inverter 82 mit einer

niedrigen Spannung wie beispielsweise fast 3 V betrieben werden. Jedoch wird ein durchdringender Strom, d.h. ein Strom, der von der Leistungsversorgung V_{cc} über den Inverter 82 zur Erdspannung V_{ss} fließt, erhöht, wenn der Oszillationsschaltkreis in einem Oszillationsbetrieb nahe dem Arbeitspunkt ist, so daß es mit dem obigen Oszillationsschaltkreis schwierig ist, einen niedrigen Stromverbrauch zu erhalten.

Wie es in Fig. 2 gezeigt ist, kann ein weiterer herkömmlicher Oszillationsschaltkreis derart aufgebaut sein, daß ein getakteter Inverter 86 zum Inverter 82 parallel geschaltet ist. Bei dem Oszillationsschaltkreis in Fig. 2 werden sowohl der Inverter 82 als auch der getaktete Inverter 86 betrieben, um die Oszillation zu veranlassen, bis die Oszillation beginnt. Der getaktete Inverter 86 wird ausgeschaltet, nachdem eine vorbestimmte Periode seit Beginn der Oszillation verstrichen ist, und danach wird die Oszillationsoperation lediglich durch den Inverter 82 aufrechterhalten. Somit können durch den obigen Schaltkreis sowohl eine kurze Oszillations-Startzeit als auch ein niedriger Stromverbrauch realisiert werden.

Jedoch ist dann, wenn der Oszillationsschaltkreis mit der niedrigen Spannung, wie beispielsweise fast 3 V, betrieben wird, der Arbeitspunkt der Oszillation des Inverters 82 $(1/2)V_{cc}$, d.h. 1,5 V, wobei V_{cc} die Leistungsversorgungsspannung ist. Allgemein ist der Inverter 82 dann, wenn er mittels der CMOS-Technik aufgebaut ist, durch Schalten beider Source-Drain-Anschlüsse eines P-Kanal-MOS-Transistors und eines N-Kanal-MOS-Transistors zwischen der Leistungsversorgungsspannung V_{cc} und der Erdspannung V_{ss} in Reihe, wie es in Fig. 3 gezeigt ist. Eine Schwellenspannung V_{th} des MOS-Transistors ist ein typischer Parameter, der einen Einfluß auf die Kennlinien beider MOS-Transistoren hat. Der Absolutwert der Schwellenspannung V_{th} wird normalerweise

auf etwa 1 V eingestellt. Zu dieser Zeit ist der Strom I_{cc} , der beim Arbeitspunkt des CMOS-Inverters fließt, durch folgenden proportionalen Ausdruck als

$$I_{cc} \propto (V_{GSN} - V_{thN})^2 \quad \dots (1)$$

gegeben, wobei V_{GSN} eine Gate-Source-Spannung des in Fig. 3 gezeigten N-Kanal-MOS-Transistors ist, und V_{thN} eine Schwellenspannung desselben ist.

Jedoch wird die Differenz zwischen der Gate-Source-Spannung V_{GSN} und der Schwellenspannung V_{thN} reduziert, wenn die Leistungsversorgungsspannung V_{cc} erniedrigt wird. Als Ergebnis wird die Schwankung des Stroms I_{cc} aufgrund der Schwankungen der Leistungsversorgungsspannung V_{cc} und der Schwellenspannung V_{thN} erhöht. Beispielsweise ist dann, wenn $V_{thN} = 0,9 \pm 0,3$ V und $V_{cc} = 3 \pm 0,3$ V, ein Verhältnis eines maximalen Werts $I_{cc}(MAX)$ und eines minimalen Werts $I_{cc}(MIN)$ durch folgende Gleichung gegeben:

$$\begin{aligned} \frac{I_{cc}(MAX)}{I_{cc}(MIN)} &= \frac{(3.3 / 2 - 0.6)^2}{(2.7 / 2 - 1.2)^2} \\ &= 49 \quad \dots (2) \end{aligned}$$

Es gibt einen 49-fachen Unterschied zwischen dem maximalen Wert und dem minimalen Wert der Betriebs-Arbeitsströme. Unter der Annahme, daß der Arbeitsstrom I_{cc} , der zum Aufrechterhalten der Oszillation erforderlich ist, beispielsweise 100 μA ist, fließt eine Strommenge von maximal 4,9 mA aufgrund der Variationen bzw. Schwankungen der Leistungsversorgungsspannung V_{cc} und der Schwellenspannung V_{thN} .

Demgemäß werden selbst dann, wenn es versucht wird, den Stromverbrauch bei dem Oszillationsschaltkreis in Fig. 2 zu erniedrigen, die Schwankungen der Betriebsströme erhöht, wenn

der Schaltkreis durch die niedrige Leistungsversorgungsspannung betrieben wird, und somit kann bei diesem Schaltkreis kein niedriger Stromverbrauch erreicht werden. Anders ausgedrückt kann der Oszillationsschaltkreis der Fig. 2 sowohl die Oszillations-Startzeit verkürzen als auch die Oszillations-Startspannung erniedrigen. Jedoch kann er nicht den Stromverbrauch unter den Bedingungen einer niedrigen Leistungsversorgungsspannung erniedrigen.

Es ist eine Aufgabe der vorliegenden Erfindung, einen Oszillationsschaltkreis zu schaffen, der einen niedrigen Stromverbrauch unter einer niedrigen Leistungsversorgungsspannung zeigt und Eigenschaften sowohl einer kurzen Oszillations-Startzeit als auch einer niedrigen Oszillations-Startspannung hat.

Gemäß einem Aspekt der vorliegenden Erfindung ist ein Oszillationsschaltkreis geschaffen, der folgendes aufweist: einen Oszillator, der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist; eine Vielzahl getakteter Inverter, die dieselben Schaltkreis-Schwellenwerte haben und derart gesteuert werden, daß alle getakteten Inverter ihre Operationen gleichzeitig zu einer Oszillations-Startzeit beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden, von welchen Eingänge und Ausgänge über den Oszillator parallel geschaltet sind; eine Steuerschaltung zum Steuern der Vielzahl der getakteten Inverter; und einen Inverter mit einer Konstantstromeinrichtung, die in Reihe zur Leistungsversorgung geschaltet ist und deren Eingang und Ausgang über den Oszillator verbunden sind.

Gemäß einem weiteren Aspekt der Erfindung ist ein Oszillationsschaltkreis geschaffen, der folgendes aufweist: einen Oszillator, der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist; eine Vielzahl getakteter Inverter, die dieselben Schaltkreis-Schwellenwerte haben und

deren Eingänge und Ausgänge über den Oszillator parallel geschaltet sind; eine Steuerschaltung, die Steuersignale für die Vielzahl getakteter Inverter erzeugt, so daß alle getakteten Inverter ihre Operationen gleichzeitig zu einer Oszillations-Startzeit beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden; einen Inverter mit demselben Schaltkreis-Schwellenwert wie die Vielzahl getakteter Inverter, deren Eingang und Ausgang kurzgeschlossen sind; und einen Spannungskomparator, der durch eine Konstantstromquelle betrieben wird, mit einem nicht invertierenden Eingangsanschluß, einem invertierenden Eingangsanschluß und einem Ausgangsanschluß, wobei der nicht invertierende Eingangsanschluß an den Ausgang des Inverters angeschlossen ist, wobei der invertierende Eingangsanschluß an die Eingänge der Vielzahl getakteter Inverter angeschlossen ist, und wobei der Ausgangsanschluß an die Ausgänge der Vielzahl der getakteten Inverter angeschlossen ist.

Gemäß einem weiteren Aspekt der Erfindung ist ein Oszillationsschaltkreis geschaffen, der folgendes aufweist: einen Oszillator, der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist; eine Vielzahl getakteter Inverter, die dieselben Schaltkreis-Schwellenwerte haben, und eine Steuerschaltung, die Steuersignale derart erzeugt, daß alle getakteten Inverter ihre Operationen gleichzeitig zu einer Oszillations-Startzeit beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden, wobei Eingänge und Ausgänge aller getakteten Inverter über den Oszillator parallel geschaltet sind; einen Inverter mit demselben Schaltkreis-Schwellenwert wie die Vielzahl getakteter Inverter, von welchem ein Eingang und ein Ausgang kurzgeschlossen sind, und eine Linearverstärkungsschaltung mit einem nicht invertierenden Eingangsanschluß, einem invertierenden Eingangsanschluß und einem Ausgangsanschluß, wobei der nicht invertierende Eingangsanschluß an den Ausgang

des Inverters angeschlossen ist, wobei der invertierende Eingangsanschluß an die Eingänge der Vielzahl der getakteten Inverter angeschlossen ist, und wobei der Ausgangsanschluß an die Ausgänge der Vielzahl der getakteten Inverter angeschlossen ist.

Diese Erfindung kann vollständiger aus der folgenden detaillierten Beschreibung in Zusammenhang mit den beigefügten Zeichnungen verstanden werden, wobei:

- Fig. 1 ein Schaltkreisdiagramm eines herkömmlichen Oszillationsschaltkreises ist;
- Fig. 2 ein Schaltkreisdiagramm eines weiteren herkömmlichen Oszillationsschaltkreises ist;
- Fig. 3 ein Schaltkreisdiagramm eines CMOS-Inverters in den Fig. 1 und 2 ist;
- Fig. 4 ein Schaltkreisdiagramm eines ersten Ausführungsbeispiels eines Oszillationsschaltkreises gemäß der vorliegenden Erfindung ist;
- Fig. 5 ein Schaltkreisdiagramm der Konstantstromquelle beim ersten Ausführungsbeispiel in Fig. 4 ist;
- Fig. 6 ein Schaltkreisdiagramm eines Beispiels der Vorspannungs-Erzeugungsschaltung ist, die beim Schaltkreis in Fig. 5 verwendet wird;
- Fig. 7 ein Schaltkreisdiagramm eines Aufbaus der Steuerschaltung beim ersten Ausführungsbeispiel in Fig. 4 ist;

- Fig. 8 ein Schaltkreisdiagramm eines detaillierten Aufbaus der Leistungseinschalt-Löschschtaltung in Fig. 7 ist;
- Fig. 9 ein Diagramm zum Darstellen von Operationswellenformen beim ersten Ausführungsbeispiel in Fig. 4 ist;
- Fig. 10A bis 10C Diagramme sind, die jeweils eine Stromantriebsfähigkeit des Oszillationsschaltkreises in Fig. 4 zeigen;
- Fig. 11A und 11B Schaltkreisdiagramme eines weiteren Aufbaus des Inverters in Fig. 4 sind;
- Fig. 12A und 12B Schaltkreisdiagramme eines weiteren Aufbaus des Inverters in Fig. 4 sind;
- Fig. 13 ein Schaltkreisdiagramm eines zweiten Ausführungsbeispiels eines Oszillationsschaltkreises gemäß der vorliegenden Erfindung ist, wenn er zusammengebaut ist;
- Fig. 14 ein Schaltkreisdiagramm eines Aufbaus des Spannungskomparators in Fig. 13 ist;
- Fig. 15 ein Schaltkreisdiagramm eines weiteren Aufbaus des Spannungskomparators in Fig. 13 ist;
- Fig. 16 ein Schaltkreisdiagramm eines weiteren Aufbaus des Spannungskomparators in Fig. 13 ist;

Fig. 17 ein Schaltkreisdiagramm eines Teils eines dritten Ausführungsbeispiels eines Oszillationsschaltkreises gemäß der vorliegenden Erfindung ist; und

Fig. 18 ein Schaltkreisdiagramm des in Fig. 13 zu verwendenden Inverters ist.

Nun werden detaillierte Ausführungsbeispiele eines Oszillationsschaltkreises gemäß der vorliegenden Erfindung unter Bezugnahme auf die Zeichnungen beschrieben.

Fig. 4 ist ein Schaltkreisdiagramm, das einen Aufbau eines ersten Ausführungsbeispiels des Oszillationsschaltkreises gemäß der vorliegenden Erfindung zeigt. In Fig. 4 sind beispielsweise fünf getaktete CMOS-Inverter 12 bis 16 und ein Rückkopplungswiderstand 17 über einen Oszillator 11 parallel geschaltet, der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist. Steuersignalpaare $\phi 1$, $\overline{\phi 1}$; $\phi 2$, $\overline{\phi 2}$; $\phi 3$, $\overline{\phi 3}$; $\phi 4$, $\overline{\phi 4}$; und $\phi 5$, $\overline{\phi 5}$ werden jeweils Taktsignaleingangsanschlüssen der fünf getakteten CMOS-Inverter 12 bis 16 zugeführt. Operationen dieser getakteten Inverter 12 bis 16 werden durch entsprechende Steuersignalpaare gesteuert. Ein Kondensator 18 ist zwischen einem Anschluß des Oszillators 11 und einer Erdspannung V_{ss} angeschlossen und ein Kondensator 19 ist ebenso zwischen dem anderen Anschluß des Oszillators 11 und der Erdspannung V_{ss} angeschlossen. Ein Eingangsanschluß und ein Ausgangsanschluß eines CMOS-Inverters 20 ist zu den fünf getakteten Invertern 12 bis 16 über den Oszillator 11 parallel geschaltet.

Wie es in Fig. 4 gezeigt ist, weist der Inverter 20 folgendes auf: einen P-Kanal-MOS-Transistor 21, dessen Source- und Drain-Anschlüsse zwischen der Leistungsversorgungsspannung V_{cc} und einem Ausgangsanschluß eingefügt sind, und dessen Gate an den Eingangsanschluß angeschlossen ist. Eine

Konstantstromquelle 22, die zwischen dem Source des MOS-Transistors 21 und der Leistungsversorgungsspannung V_{cc} angeschlossen ist und einen Stromwert I_P hat; einen N-Kanal-MOS-Transistor 23, dessen Source- und Drain-Anschlüsse zwischen dem Ausgangsanschluß und der Erdspannung V_{ss} angeschlossen sind, und dessen Gate an den Eingangsanschluß angeschlossen ist; und eine Konstantstromquelle 24, die zwischen dem Source des MOS-Transistors 23 und der Erdspannung V_{ss} angeschlossen ist und einen Stromwert I_N hat. Der Strom, der durch den Inverter 20 fließt, d.h. Stromwerte I_D und I_N der Konstantstromquellen 22 und 24, wird im voraus auf den minimalen Wert eingestellt, der zum Aufrechterhalten der Oszillation erforderlich ist. Eine Steuerschaltung 40 in Fig. 4 erzeugt die Steuersignalpaare $\phi_1, \bar{\phi}_1$; $\phi_2, \bar{\phi}_2$; $\phi_3, \bar{\phi}_3$; $\phi_4, \bar{\phi}_4$; und $\phi_5, \bar{\phi}_5$, welche für die getakteten Inverter 12 bis 16 verwendet werden. Die Steuerschaltung 40 versorgt alle Steuersignalpaare mit Energie, um die getakteten Inverter 12 bis 16 zu Beginn der Oszillation zu betreiben. Nachdem eine vorbestimmte Zeit seit dem Beginn der Oszillation verstrichen ist, deaktiviert die Steuerschaltung 40 die Steuersignalpaare, so daß jedes Steuersignalpaar eine Operationsbeendigungszeit hat, die von denjenigen der anderen unterschiedlich ist.

Ein Inverter 29 ist als Wellenform-Formungseinrichtung für eine Ausgabe des Inverters 20 vorgesehen. Da die Ausgangswellenform des Inverters 20 nicht vollständig zwischen der Erdspannung V_{ss} und der Leistungsversorgungsspannung V_{cc} schwenkt, wird der Durchdringungsstrom manchmal erhöht, wenn die Ausgabe des Inverters 20 als Eingangssignal eines normalen Inverters verwendet wird, der aus einem P-Kanal-MOS-Transistor und einem N-Kanal-MOS-Transistor gebildet ist. Jedoch dann, wenn die Ausgabe des Inverters 20 durch den Inverter 29 bezüglich der Wellenform geformt ist, welcher denselben Aufbau wie der Inverter 20 hat, kann der Durchdringungsstrom mit der

Konstantstromquelle gesteuert werden und somit kann ein niedriger Verbrauch erhalten werden. Da der Inverter 29 denselben Aufbau wie der Inverter 20 hat, wie es in Fig. 4 gezeigt ist, ist ein Schaltkreis-Schwellenwert des Inverters 29 identisch zu jenem des Inverters 20. Als Ergebnis kann dann, wenn eine Amplitude der Ausgabe des Inverters 20 klein ist, eine bezüglich der Wellenform geformte Ausgabe vom Inverter 29 erzeugt werden.

Fig. 5 ist ein Schaltkreisdigramm der Konstantstromquellen 22 und 24 im Inverter 20 beim ersten Ausführungsbeispiel der Fig. 4. Die Konstantstromquellen 22 und 24 weisen jeweils folgendes auf: einen P-Kanal-MOS-Transistor 25, dessen Gate eine vorbestimmte Vorspannung V_{BiasP} zugeführt wird; einen N-Kanal-MOS-Transistor 26, dessen Gate eine vorbestimmte Vorspannung V_{BiasN} zugeführt wird; und eine Vorspannungs-Erzeugungsschaltung 28 zum Erzeugen der Vorspannung V_{BiasP} und V_{BiasN} .

Fig. 6 ist ein Schaltkreisdigramm eines Beispiels der bei der Schaltung der Fig. 5 verwendeten Vorspannungs-Erzeugungsschaltung 28. In der Erzeugungsschaltung 28 ist ein Widerstand 32 an einen Emitter eines NPN-Bipolartransistors angeschlossen. Somit wird veranlaßt, daß ein vorbestimmter Kollektorstrom durch den Bipolartransistor 31 fließt, und daher wird eine im wesentlichen konstante Spannung, beispielsweise fast 0,7 V, zwischen der Basis und dem Emitter des Bipolartransistors 31 erzeugt. Diese konstante Spannung wird zum Erzeugen der Vorspannungen V_{BiasP} und V_{BiasN} verwendet. Insbesondere wird eine Basis-Emitter-Spannung des Bipolartransistors 31 über einen Widerstand 33 angelegt. Ein Strom, der durch den Widerstand 33 fließt, wird zu einer Stromspiegelschaltung 34 als Eingangsstrom zugeführt. Ein Ausgangsstrom der Stromspiegelschaltung 34 wird auch zu einer weiteren Stromspiegelschaltung 35 als Eingangsstrom zugeführt. Weiterhin wird ein Ausgangsstrom der

Stromspiegelschaltung 35 zur Stromspiegelschaltung 34 als Eingangsstrom zurückgeführt. Die Vorspannung V_{BiasN} , die an das Gate des N-Kanal-MOS-Transistors 26 angelegt wird, kann als Spannung eines gemeinsamen Knotens 36 zwischen den Stromspiegelschaltungen 38 und 39 erhalten werden. Die Vorspannung V_{BiasP} , die an das Gate des P-Kanal-MOS-Transistors 25 angelegt wird, kann ebenso durch Verschieben der Vorspannung V_{BiasN} zur Seite der Leistungsversorgungsspannung V_{CC} durch einen Inverter 37 erhalten werden.

Fig. 7 ist ein Schaltkreisdiagramm eines Aufbaus der Steuerschaltung 40 beim Ausführungsbeispiel der Fig. 4. Die Steuerschaltung 40 weist folgendes auf: eine Leistungseinschalt-Löschschtaltung 41, die ein Leistungseinschalt-Löschschtalungssignal mit einer vorbestimmten Impulsbreite erzeugt, wenn die Leistungsversorgung eingeschaltet wird; einen Aufwärtzzähler 42, der durch das Leistungseinschalt-Löschschtalungssignal rückgesetzt wird, und zu dem ein Signal, das durch den Oszillationsschaltkreis einschließlich der Steuerschaltung 40 erzeugt wird, als Zählertakteingabe CLK zugeführt wird; vier Flip-Flop-Schaltungen 43, 44, 45 und 46, die durch das Leistungseinschalt-Löschschtalungssignal gemeinsam gesetzt werden und jeweils durch Zähl Ausgangssignale Q1, Q2, Q3 und Q4 des Aufwärtzzählers 42 rückgesetzt werden; und einen Inverter 47 zum Invertieren des Leistungseinschalt-Löschschtalungssignals. Die Steuersignale $\phi 1$ und $\bar{\phi 1}$ werden jeweils von der Leistungseinschalt-Löschschtaltung 41 und dem Inverter 47 ausgegeben. Die Steuersignale $\phi 2$ und $\bar{\phi}$ werden von der Flip-Flop-Schaltung 43 ausgegeben, die Steuersignale $\phi 3$ und $\bar{\phi 3}$ werden von der Flip-Flop-Schaltung 44 ausgegeben, die Steuersignale $\phi 4$ und $\bar{\phi}$ werden von der Flip-Flop-Schaltung 45 ausgegeben, und die Steuersignale $\phi 5$ und $\bar{\phi 5}$ werden von der Flip-Flop-Schaltung 46 ausgegeben.

Fig. 8 ist ein Schaltkreisdiagramm eines detaillierten Aufbaus der Leistungseinschalt-Löschsaltung 41 in Fig. 7. Die Schaltung 41 weist folgendes auf: einen Spannungskomparator 51, der einen invertierenden Eingangsanschluß (-) und einen nicht invertierenden Eingangsanschluß (+) hat; eine Spannungsteilerschaltung 52, die zwei Widerstände hat, die zwischen der Leistungsversorgungsspannung V_{cc} und den Erdspannungen V_{ss} in Reihe geschaltet sind, und die die Spannung V_{cc} in einem vorbestimmten Verhältnis teilt; und eine Integrationsschaltung 53, die aus einem Widerstand und einem Kondensator besteht, die zwischen der Leistungsversorgungsspannung V_{cc} und der Erdspannung V_{ss} in Reihe geschaltet sind, und welche die Spannung V_{cc} mit einer konstanten Zeitkonstante integriert, wenn die Leistungsversorgung eingeschaltet ist. Eine Ausgabe der Integrationsschaltung 53 und eine Ausgabe der Spannungsteilerschaltung 52 werden jeweils in den invertierenden Eingangsanschluß (-) und den nicht invertierenden Eingangsanschluß (+) des Spannungskomparators 51 eingegeben.

Nun werden Operationen des ersten Ausführungsbeispiels des in Fig. 4 gezeigten Oszillationsschaltkreises unter Bezugnahme auf Fig. 9 beschrieben. Zuerst wird dann, wenn die Leistungsversorgung V_{cc} eingeschaltet wird (Fig. 9(A)), das Leistungseinschalt-Löschsignal mit einer vorbestimmten Impulsbreite und mit einem "H"-Pegel durch die Leistungseinschalt-Löschsaltung 41 in der Steuerschaltung 40 der Fig. 7 (Fig. 9(B)) erzeugt. Somit werden die Signale ϕ_1 und $\overline{\phi_1}$ zu einer Zeit t_1 jeweils auf Pegel "H" und "L" eingestellt, um das Steuersignalpaar ϕ_1 und $\overline{\phi_1}$ zu aktivieren (Fig. 9(B)). Dann werden vier Flip-Flop-Schaltungen 43 bis 46 jeweils durch das Leistungseinschalt-Löschsignal gesetzt. Als Ergebnis werden die Signale ϕ_2 , ϕ_3 , ϕ_4 und ϕ_5 zur Zeit t_1 gleichzeitig auf einen Pegel "H" eingestellt (Fig.

9 (C) (D) (E) (F)), wohingegen die Signale $\bar{\phi}$, $\bar{\phi}_3$, $\bar{\phi}$ und $\bar{\phi}_5$ gleichzeitig auf einen Pegel "L" eingestellt werden. Daher werden die Steuersignalpaare $\phi_2, \bar{\phi}$; $\phi_3, \bar{\phi}_3$; $\phi_4, \bar{\phi}$; und $\phi_5, \bar{\phi}_5$ parallel zur gleichen Zeit aktiviert. Während der Zeitperiode t_1 - t_2 in Fig. 9 werden alle getakteten Inverter 12 bis 16 in Fig. 4 betrieben. Genauer gesagt arbeiten alle getakteten Inverter 12 bis 16 und der Inverter 20 sofort nach dem Einschalten der Leistungsversorgung, und, da die Last durch eine große Menge an Strom betrieben wird, wird eine Zeitperiode, die zum Beginnen der Oszillation erforderlich ist, verkürzt. Bei der vorliegenden Erfindung ist ein Beginnen der Oszillation so definiert, daß eine Amplitude und eine Frequenz der Oszillationsausgabe jeweils vorbestimmte Werte haben.

Wenn die Oszillationsoperation nach einem Beginnen der Oszillation auf ein bestimmtes Ausmaß stabilisiert ist (Fig. 9 (G)), wird die Ausgabe der Leistungseinschalt-Löschschtaltung 41 zu einer Zeit t_2 auf einen Pegel "L" invertiert (Fig. 9 (B)). Eine Zeitperiode t_1 - t_2 , während welcher das Ausgangssignal von einem Pegel "H" zu einem Pegel "L" invertiert wird, wird zuvor durch die Zeitkonstante der in Fig. 8 gezeigten Integrationsschaltung 43 bestimmt. Wenn die Ausgabe der Leistungseinschalt-Löschschtaltung 41 auf einen Pegel "L" invertiert wird, wird die Ausgabe des Inverters 47 in Fig. 7 zu einem Pegel "H" geschaltet, um das Steuersignalpaar ϕ_1 und $\bar{\phi}_1$ zu deaktivieren (Fig. 9 (B)). Somit stoppt der getaktete Inverter 12 bei der Operation seine Operation zur Zeit t_2 , und somit gelangt der Ausgangsanschluß in einen Zustand hoher Impedanz. Die Stromtreiberfähigkeit für die Last wird durch die Menge des getakteten Inverters 12 verringert.

Danach wird die Ausgabe der Leistungseinschalt-Löschschtaltung 41 auf einen Pegel "L" geändert, und ein Rücksetzen des Aufwärtszählers 42 in Fig. 7 und ein Setzen der vier Flip-

Flop-Schaltungen 43 bis 46 werden ausgeschaltet. Der Aufwärtzzähler 42 beginnt danach, die erzeugten Oszillationssignale zu zählen.

Wenn eine vorbestimmte Zeit t_2 - t_3 , ab da verstrichen ist, wenn der Aufwärtzzähler 42 zu zählen beginnt, wird zuerst ein niedrigeres Ausgangssignal Q1 auf einen Pegel "H" angehoben (Fig. 9(H)). Als Ergebnis wird die Flip-Flop-Schaltung 43 rückgesetzt, um das Steuersignalpaar ϕ_2 , $\bar{\phi}$ zu deaktivieren, die die Ausgangssignale Q, \bar{Q} sind. Somit stoppt der getaktete Inverter 13 bei einer Operation seine Operation, und somit wird die Stromantriebsfähigkeit durch die Menge des getakteten Inverters 12 weiter verringert. Wenn der Aufwärtzzähler 42 das Zählen kontinuierlich beibehält, werden signifikantere Ausgangssignale zu Zeiten t_4 , t_5 und t_6 sequentiell auf einen Pegel "H" angehoben. Die Flip-Flop-Schaltungen 44 bis 46 werden daher aufeinanderfolgend rückgesetzt, und somit stoppen die getakteten Inverter 14 bis 16 ihre Operationen aufeinanderfolgend (Fig. 9(I)(J) und (K)).

Wenn alle getakteten Inverter 12 bis 16 derart eingestellt werden, daß sie dieselbe Stromantriebsfähigkeit haben, dann wird eine gesamte Stromantriebsfähigkeit um einen konstanten Betrag verringert, wie es in Fig. 10A gezeigt ist, und zwar jedesmal dann, wenn einer der getakteten Inverter 12 bis 16 seine Operation stoppt. Das bedeutet, daß die Stromantriebsfähigkeit aller Inverter linear geändert werden kann. Die Abszisse der Fig. 10A ist eine Zeitachse.

Wie es oben beschrieben ist, werden die Operationen einer Vielzahl getakteter Inverter aufeinanderfolgend nacheinander gestoppt, so daß die gesamte Stromantriebsfähigkeit einschließlich jener des Inverters 20 aufeinanderfolgend verringert wird. Somit tritt der Nachteil nicht auf, daß die Oszillation im Laufe der Operation gestoppt werden muß.

Nachdem die getakteten Inverter perfekt stoppen, wird eine Rückkoppelschaltung durch den Inverter 20 allein gebildet. Ein minimaler Strom, der zum Aufrechterhalten der Oszillation erforderlich ist, kann dazu veranlaßt werden, durch den Inverter 20 zu fließen. Ein konstanter Strom kann immer durch den Inverter 20 geführt werden, und zwar selbst dann, wenn die Schwankungen der Leistungsversorgungsspannung V_{cc} und der Schwellenspannungen der Transistoren 21 und 23 veranlaßt werden. Der Stromverbrauch kann daher in einem stationären Zustand verringert werden, in welchem die Oszillationsoperation stabil ist.

Beim obigen Ausführungsbeispiel werden fünf getaktete Inverter 12 bis 16 verwendet, von denen jeder dieselbe Stromantriebsfähigkeit hat. Jedoch wird in einem solchen Fall die stabile Oszillationsoperation aufgrund des Ausschaltens des letzten getakteten Inverters 16 durch die markierte Variation der Stromantriebsfähigkeit falsch bewirkt. Daher können als eine weitere Modifikation die Stromantriebsfähigkeiten der fünf getakteten Inverter 12 bis 16 nach und nach beispielsweise um $1/2$ in bezug auf jene des vorherigen getakteten Inverters reduziert werden. Dies ist in Fig. 10B gezeigt. Bei dieser Modifikation wird die Stromantriebsfähigkeit nicht linear geändert. Genauer gesagt arbeiten alle getakteten Inverter während der Zeitperiode t_1 - t_2 . Zur Zeit t_2 , zu welcher der getaktete Inverter 12 dazu veranlaßt wird, zu stoppen, wird die Stromantriebsfähigkeit aller getakteten Inverter auf die Hälfte von derjenigen reduziert, die zur Zeit t_1 erhalten wird. Zur Zeit t_3 , zu welcher der getaktete Inverter 13 veranlaßt wird, zu stoppen, wird die Stromantriebsfähigkeit aller getakteten Inverter weiter auf die Hälfte derjenigen reduziert, die zur Zeit t_2 erhalten wird. Dadurch kann ein schlechter Einfluß auf die stabile Oszillationsoperation, welcher durch das Ausschalten des getakteten Inverters verursacht wird, durch Verringern

der Stromantriebsfähigkeit aller getakteten Inverter um beispielsweise 50 % bei jedem Ausschalten des getakteten Inverters unterdrückt werden. Zu dieser Zeit wird nicht die Stromantriebsfähigkeit aller getakteten Inverter notwendigerweise um 50 % reduziert. Die Stromantriebsfähigkeit kann nämlich nicht linear geändert werden, wie es in Fig. 10B gezeigt ist.

Darüber hinaus ist es, wie es in Fig. 10C gezeigt ist, möglich, daß die Operation des letzten getakteten Inverters 16 nicht gestoppt wird, wenn der Oszillationsschaltkreis bei einer Oszillationsoperation ist.

Weiterhin sind beim ersten Ausführungsbeispiel Konstantstromquellen sowohl auf der P-Kanal- als auch auf der N-Kanal-Transistorseite vorgesehen. Jedoch kann die Konstantstromquelle, wie es in den Fig. 11A und 11B gezeigt ist nur auf der P-Kanal-Transistorseite vorgesehen sein und ebenso kann die Konstantstromquelle, wie es in den Fig. 12A und 12B gezeigt ist, nur auf der N-Kanal-Transistorseite vorgesehen sein.

Als nächstes wird ein zweites Ausführungsbeispiel des Oszillationsschaltkreises gemäß der vorliegenden Erfindung unter Bezugnahme auf Fig. 13 beschrieben.

Beim zweiten Ausführungsbeispiel wird eine Schaltung, die aus einem CMOS-Inverter 61 und einem Spannungskomparator 62 besteht, statt des CMOS-Inverters 20 verwendet, wobei Konstantstromquellen zwischen der Leistungsversorgungsspannung V_{cc} und der Erdspannung V_{ss} angeschlossen sind. Da der Aufbau des zweiten Ausführungsbeispiels außer für die obige Schaltung identisch zu demjenigen der Schaltung der Fig. 4 ist, ist seine Beschreibung weggelassen. Der Inverter 61 hat dieselbe Schwellenspannung wie diejenigen der fünf getakteten Inverter.

12 bis 16. Ein Eingangsanschluß und ein Ausgangsanschluß des Inverters 61 sind zur Bildung eines Kurzschlusses miteinander verbunden. Demgemäß erzeugt der Inverter 61 eine Ausgangsspannung, die äquivalent zu einem Schwellenwert des Schaltkreises ist. Der Ausgangsanschluß des Inverters 61 ist mit einem nicht invertierenden Eingangsanschluß (+) des CMOS-Spannungskomparators 62 unter Verwendung von P-Kanal- und N-Kanal-MOS-Transistoren verbunden. Eine Konstantstromquelle, die durch die vorbestimmte Spannung V_{BiasN} gesteuert wird, ist im Spannungskomparator 62 vorgesehen. Die Spannung V_{BiasN} wird durch dieselbe Schaltung wie in Fig. 6 erzeugt. Der invertierende Eingangsanschluß (-) des Spannungskomparators 62 ist zu Eingangsanschlüssen der fünf getakteten Inverter 12 bis 16 parallel geschaltet. Der Ausgangsanschluß des Komparators 62 ist auch zu Ausgangsanschlüssen der fünf getakteten Inverter 12 bis 16 parallel geschaltet. Der Komparator 62 vergleicht eine in den nicht invertierenden Eingangsanschluß eingegebene Spannung mit einer in den invertierenden Eingangsanschluß eingegebenen Spannung. Eine Eingangsspannung zum nicht invertierenden Eingangsanschluß wird als Schwellenspannung für eine Eingangsspannung zum invertierenden Eingangsanschluß verwendet. Die Schaltung, die aus dem Inverter und dem Spannungskomparator 62 besteht, betreibt einen Inverter zum Invertieren des Eingangssignals, wie den Inverter 20 in der Schaltung in Fig. 4. Beim zweiten Ausführungsbeispiel ist die Schaltkreis-Schwellenspannung des Inverters 61 derart entwickelt, daß sie gleich zu jenen der fünf getakteten Inverter 12 bis 16 ist. Somit wird selbst dann, wenn die Schaltkreis-Schwellenspannung der getakteten Inverter 12 bis 16 und die Leistungsversorgungsspannung variiert werden, die Schaltung, die aus dem Inverter 61 und dem Spannungskomparator 62 besteht, ebenso durch die obigen Variationen beeinflusst. Als Ergebnis ändert sich dann, wenn die Variationen bezüglich der Schaltkreis-Schwellenspannung und der Leistungsversorgungsspannung auftreten, ein Arbeitspunkt der Oszillation des Spannungskomparators 62, der

als Inverter arbeitet, auch gemäß den obigen Variationen der getakteten Inverter 12 bis 16, um somit den Einfluß der obigen Variationen zu unterdrücken.

Fig. 14 ist ein Schaltkreisdiagramm eines Aufbaus des Spannungskomparators 62 in Fig. 13. Der Spannungskomparator 62 weist folgendes auf: ein Differenzierpaar, das aus einem Paar von N-Kanal-MOS-Transistoren 71 und 72 aufgebaut ist; eine Stromspiegelschaltung, die aus einem Paar von P-Kanal-Transistoren 73 und 74 aufgebaut ist und als eine Last des Differenzierpaares arbeitet; eine Konstantstromquelle, die aus einem N-Kanal-MOS-Transistor 75 aufgebaut ist. Einen P-Kanal-MOS-Transistor 76, der eine Ausgabe vom Differenzierpaar empfängt; und eine Konstantstromquelle, die aus einem N-Kanal-MOS-Transistor 77 aufgebaut ist. Source-Anschlüsse der Transistoren 71 und 72 sind auf einen gemeinsamen Anschluß gelegt. Drain-Anschlüsse der Transistoren 73 und 74 sind jeweils an Drain-Anschlüsse der Transistoren 71 und 72 angeschlossen und ihre Gate-Anschlüsse sind gemeinsam an einen Drain-Anschluß des Transistors 71 angeschlossen. Die Vorspannung V_{BiasN} wird einem Gate-Anschluß des Transistors 75 zugeführt, der das Differenzierpaar mit einem vorbestimmten Betriebsstrom versorgt. Der Transistor 77 ist zum Ausgangstransistor 76 in Reihe geschaltet. Die Vorspannung V_{BiasN} wird einem Gate-Anschluß des Transistors 77 zugeführt. Der Transistor 77 führt einen vorbestimmten Betriebsstrom zum Ausgangstransistor 76 zu.

Beim obigen Spannungskomparator 62 kann ein Strom, der durch den Spannungskomparator 62 fließt, durch die N-Kanal-MOS-Transistoren 75 und 77 der Konstantstromquelle begrenzt werden, wenn nur die Schaltung, die aus dem Inverter 61 und dem Spannungskomparator 62 besteht, als Rückkoppelschaltung arbeitet, nachdem alle getakteten Inverter 12 bis 16 ausgeschaltet sind. Somit kann ein niedriger Stromverbrauch im Oszillationsschaltkreis erreicht werden. Strom wird auch

im Inverter 61 verbraucht. Jedoch kann der Inverter 61 nur eine Spannung ausgeben, die gleich der Schaltkreis-Schwellenspannung ist, welche durch ein Antriebsverhältnis der P-Kanal-Seite und der N-Kanal-Seite des Oszillationsschaltkreises bestimmt wird. Daher kann dann, wenn ein bestimmtes konstantes Verhältnis beibehalten wird, und Gate-Längen beider Transistoren verlängert werden, ein Durchdringungsstrom selbst unter Berücksichtigung der Variationen in ausreichendem Maß verringert werden. Folglich ist eine Erhöhung des gesamten Stromverbrauchs sehr klein.

Fig. 15 ist ein Schaltkreisdiagramm eines weiteren Aufbaus des Spannungskomparators 62 in Fig. 13. Bei diesem Spannungskomparator 62 ist ein Widerstand 78 zwischen einem Drain-Anschluß des N-Kanal-MOS-Transistors 72, der ein Teil des Differenzierpaars ist, und einen gemeinsamen Gate-Anschluß eines Paares der P-Kanal-MOS-Transistoren 73 und 74, das die Stromspiegelschaltung bildet, eingefügt. Ein Spannungsverstärkungsfaktor des Komparators 62 wird durch den Widerstand 78 abgesenkt. Somit sind die Ausgangswellenformen aufgrund der Sättigung der Spannung nicht rechteckige Wellenformen.

Fig. 16 ist ein Schaltkreisdiagramm eines weiteren Aufbaus des Spannungskomparators 62 in Fig. 13. Wie es in Fig. 15 gezeigt ist, werden in einem Fall, daß der Spannungsverstärkungsfaktor des Spannungskomparators selbst dann noch hoch ist, wenn der Widerstand 78 zwischen dem gemeinsamen Gate-Anschluß des Transistors 73 und 74 und dem Drain-Anschluß des Transistors 72 eingefügt ist, nur die vorangehenden Differenzierpaare als Rückkoppelschaltung verwendet, aber der nachfolgende Inverter, der aus dem P-Kanal-MOS-Transistor 76 gebildet ist, d.h. dem Ausgangstransistor und dem N-Kanal-MOS-Transistor 77, d.h. eine Konstantstromquelle, wird als Wellenform-Formungsinverter verwendet.

Wie es in Fig. 10B gezeigt ist, kann die Stromantriebsfähigkeit des getakteten Inverters auf beispielsweise die Hälfte eingestellt werden, gegensätzlich zu jener des vorangehenden getakteten Inverters, statt eines Einstellens der Stromantriebsfähigkeit der fünf getakteten Inverter 12 bis 16 derart, daß sie gleich sind. Weiterhin kann der letzte getaktete Inverter 16, wie es in Fig. 10C gezeigt ist, fortfahren zu arbeiten.

Wie es in Fig. 17 gezeigt ist, kann statt des Spannungskomparators beim zweiten Ausführungsbeispiel eine lineare CMOS-Verstärkerschaltung 91 verwendet werden. Die Widerstände 92 und 93 sind als Verstärkungseinstellwiderstände vorgesehen.

Beim Ausführungsbeispiel der Fig. 13 wird der Inverter 61 verwendet. Jedoch kann der getaktete Inverter so verwendet werden, daß die Schaltkreis-Schwellenspannung mit den Schwellenspannungen der getakteten Inverter 12 bis 16 übereinstimmt, statt des Inverters 61. Genauer gesagt wird, da in einem solchen Fall der getaktete Inverter als der normale Inverter betrieben wird, die Erdspannung V_{ss} an einen der zwei P-Kanal-Transistoren 95 und 96 angelegt, wohingegen die Leistungsversorgungsspannung V_{cc} an einen der zwei N-Kanal-MOS-Transistoren 97 und 98 angelegt wird, wie es in Fig. 18 gezeigt ist.

Wie es oben beschrieben ist, kann der Komparator mit einer Eigenschaft einer niedrigen Verstärkung (Fig. 15) und der lineare Verstärker (Fig. 17) beim zweiten Ausführungsbeispiel statt des Komparators 62 in Fig. 13 verwendet werden. Wenn das Ausgangssignal eines solchen Komparators und eines solchen linearen Verstärkers bezüglich einer Wellenform geformt wird, kann die Oszillationswellenform einer kleinen Amplitude auf sichere Weise verstärkt werden, wenn die

Schaltung mit gleichem Aufbau wie ein derartiger Komparator und ein derartiger linearer Verstärker als die Wellenform-Formungseinrichtung verwendet wird. In einem solchen Fall kann wie beim ersten Ausführungsbeispiel in Fig. 4 der Stromverbrauch auch gesteuert werden.

Wie es oben offenbart ist, wird, da der getaktete Inverter während einer vorbestimmten Zeitperiode nach dem Beginn der Oszillation arbeitet, eine Rückkoppelschaltung durch sowohl den getakteten Inverter als auch den Inverter zur Startzeit der Oszillation gebildet. Die Oszillationsschaltung wird daher durch einen großen Strom angetrieben, und somit kann die Oszillations-Startzeit verkürzt werden, und ebenso kann die Oszillations-Startspannung verringert werden.

Andererseits wird der Oszillations-Schaltkreis nach einem Beginnen der Oszillation nur durch den Inverter angetrieben.

Da eine Konstantstromeinrichtung in den Pfad der Leistungsversorgung des Inverters seriell eingefügt ist, fließt der konstante Betriebsstrom immer durch den Inverter, ohne durch die Variationen der Schwellenspannung der Transistoren und die Variationen der Leistungsversorgungsspannungen beeinflusst zu werden. Als Ergebnis kann eine Eigenschaft eines niedrigen Stromverbrauchs des Oszillations-Schaltkreises erhalten werden.

91 120 578.9-2214

55 928 q/q5/wö

K. K. Toshiba

Patentansprüche

1. Oszillations-Schaltkreis, der folgendes aufweist:
 - einen Oszillator (11), der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist;
 - eine Vielzahl getakteter Inverter (12, 13, 14, 15, 16) mit denselben Schaltkreis-Schwellenwerten, deren Eingänge und Ausgänge über den Oszillator (11) parallel geschaltet sind;
 - eine Steuerschaltung (40), die Steuersignale für die Vielzahl getakteter Inverter (12, 13, 14, 15, 16) erzeugt, so daß alle getakteten Inverter (12, 13, 14, 15, 16) ihre Operationen zu einer Oszillations-Startzeit gleichzeitig beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden; und
 - einen Inverter (20) mit einer Konstantstromeinrichtung (22, 24), die zur Leistungsversorgung in Reihe geschaltet ist, und dessen Eingang und Ausgang über den Oszillator (11) angeschlossen ist.
2. Oszillations-Schaltkreis nach Anspruch 1, wobei die Vielzahl getakteter Inverter (12, 13, 14, 15, 16) dieselben Ausgangsantriebsfähigkeiten zueinander haben.
3. Oszillations-Schaltkreis nach Anspruch 1, wobei Stromantriebsfähigkeiten der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) derart eingestellt sind, daß ein gesamter ausgegebener Antriebsstrom der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) nicht linear geändert wird, wenn Operationen der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) aufeinanderfolgend beendet werden.

4. Oszillations-Schaltkreis nach Anspruch 3, wobei der getaktete Inverter (16) mit dem kleinsten ausgegebenen Antriebsstromwert gesteuert wird, um von der Oszillations-Startzeit bis zur Oszillations-Beendigungszeit kontinuierlich zu arbeiten.
5. Oszillations-Schaltkreis, der folgendes aufweist:
 - einen Oszillator (11), der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist;
 - eine Vielzahl getakteter Inverter (12, 13, 14, 15, 16) mit denselben Schaltkreis-Schwellenwerten, deren Eingänge und Ausgänge über den Oszillator (11) parallel geschaltet sind;
 - eine Steuerschaltung (40), die Steuersignale für die Vielzahl getakteter Inverter (12, 13, 14, 15, 16) erzeugt, so daß alle getakteten Inverter (12, 13, 14, 15, 16) ihre Operationen zu einer Oszillations-Startzeit gleichzeitig beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden;
 - einen Inverter (61) mit demselben Schaltkreis-Schwellenwert wie die Vielzahl getakteter Inverter (12, 13, 14, 15, 16), dessen Eingang und Ausgang kurzgeschlossen sind; und
 - einen Spannungskomparator (62), der durch einen Konstantstromquelle betrieben wird, mit einem nicht invertierenden Eingangsanschluß, einem invertierenden Eingangsanschluß und einem Ausgangsanschluß, wobei der nicht invertierende Eingangsanschluß an den Ausgang des Inverters (61) angeschlossen ist, wobei der invertierende Eingangsanschluß an die Eingänge der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) angeschlossen ist, und wobei der Ausgangsanschluß an die Ausgänge der Vielzahl der getakteten Inverter (12, 13, 14, 15, 16) angeschlossen ist.

6. Oszillations-Schaltkreis nach Anspruch 5, wobei die Vielzahl getakteter Inverter (12, 13, 14, 15, 16) dieselben Ausgangsantriebsfähigkeiten zueinander haben.
7. Oszillations-Schaltkreis nach Anspruch 5, wobei Stromantriebsfähigkeiten der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) derart eingestellt sind, daß der gesamte Ausgangsantriebsstrom der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) nicht linear geändert wird, wenn Operationen der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) aufeinanderfolgend beendet werden.
8. Oszillations-Schaltkreis nach Anspruch 7, wobei der getaktete Inverter (16) mit einem kleinsten Ausgangsantriebsstromwert gesteuert wird, um ab der Oszillations-Startzeit bis zur Oszillations-Beendigungszeit kontinuierlich zu arbeiten.
9. Oszillations-Schaltkreis nach Anspruch 6, wobei der Spannungskomparator (62) folgendes aufweist:
 - ein Differenzierpaar (71, 72), das aus einem ersten und einem zweiten Transistor einer ersten Leitfähigkeit gebildet ist, deren Gate-Anschlüsse jeweils an den einen Eingangsanschluß und den anderen Eingangsanschluß angeschlossen sind und deren Source-Anschlüsse auf einen gemeinsamen Anschluß gelegt sind;
 - einen dritten Transistor (73) einer zweiten Leitfähigkeit, deren Source-Drain-Anschluß zwischen einer Leistungsversorgung einer Seite eines hohen elektrischen Potentials und dem Drain-Anschluß des ersten Transistors angeschlossen ist, und dessen Drain-Anschluß und Gate-Anschluß auf einen gemeinsamen Anschluß gelegt sind;
 - einen vierten Transistor (74) einer zweiten Leitfähigkeit, deren Source-Drain-Verbindung zwischen der Leistungsversorgung der Seite hohen elektrischen Potentials und dem Drain-Anschluß des zweiten Transistors

angeschlossen ist, und dessen Gate-Anschluß an den Gate-Anschluß des dritten Transistors angeschlossen ist;

einen fünften Transistor (75) einer ersten Leitfähigkeit, dessen Source-Drain-Verbindung zwischen einer Leistungsverorgung eines niedrigen elektrischen Potentials und einer gemeinsamen Source-Verbindungsstelle des ersten und des zweiten Transistors angeschlossen ist, und dessen Gate-Anschluß durch eine vorbestimmte Vorspannung versorgt wird; und

einen Widerstand (78), der zwischen dem Drain-Anschluß des zweiten Transistors und einer gemeinsamen Gate-Verbindungsstelle des dritten und des vierten Transistors angeschlossen ist.

10. Oszillations-Schaltkreis nach Anspruch 5, wobei der Inverter (61) dieselbe Schaltung wie jeder der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) hat.

11. Oszillations-Schaltkreis, der folgendes aufweist:

einen Oszillator (11), der aus einem Quarzoszillator oder einem Keramikoszillator gebildet ist;

eine Vielzahl getakteter Inverter (12, 13, 14, 15, 16) mit denselben Schaltkreis-Schwellenwerten, deren Eingänge und Ausgänge über den Oszillator (11) parallel geschaltet sind;

eine Steuerschaltung (40), die Steuersignale für die Vielzahl getakteter Inverter (12, 13, 14, 15, 16) erzeugt, so daß alle getakteten Inverter (12, 13, 14, 15, 16) ihre Operationen zu einer Oszillations-Startzeit gleichzeitig beginnen und ihre Operationen zu zueinander unterschiedlichen Zeiten beenden;

einen Inverter (61) mit demselben Schaltkreis-Schwellenwert wie die Vielzahl getakteter Inverter (12, 13, 14, 15, 16), von welchem ein Eingang und ein Ausgang kurzgeschlossen sind; und

eine lineare Verstärkerschaltung (91, 92, 93) mit einem nicht invertierenden Eingangsanschluß, einem invertierenden Eingangsanschluß und einem Ausgangsanschluß, wobei der nicht invertierende Eingangsanschluß an den Ausgang des Inverters (61) angeschlossen ist, wobei der invertierende Eingangsanschluß an die Eingänge der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) angeschlossen ist, und wobei der Ausgangsanschluß an die Ausgänge der Vielzahl getakteter Inverter (12, 13, 14, 15, 16) angeschlossen ist.

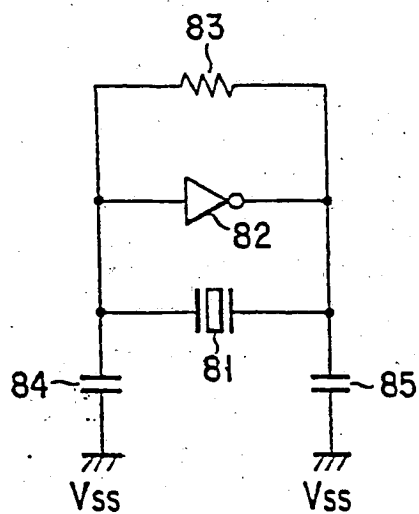


FIG. 1

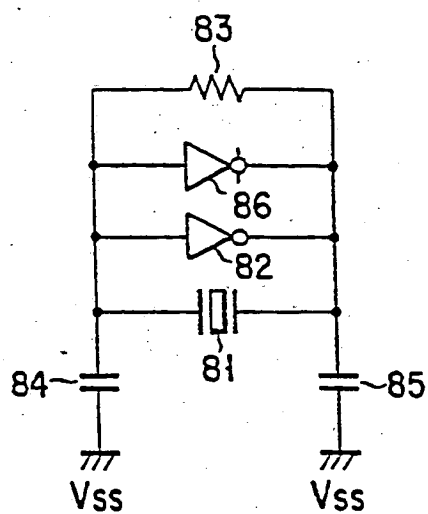


FIG. 2

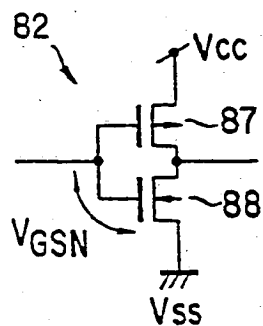


FIG. 3

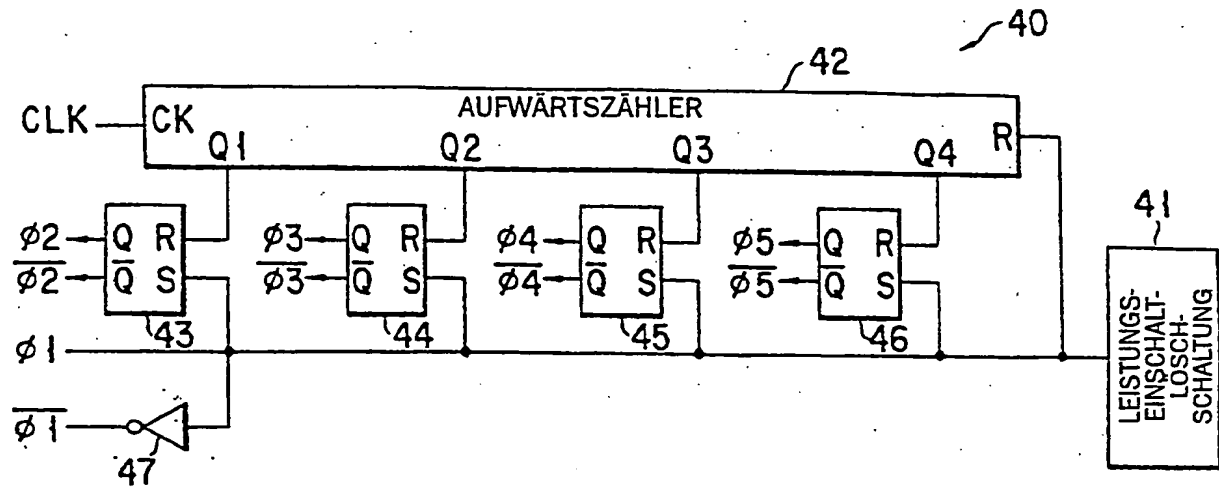


FIG. 7

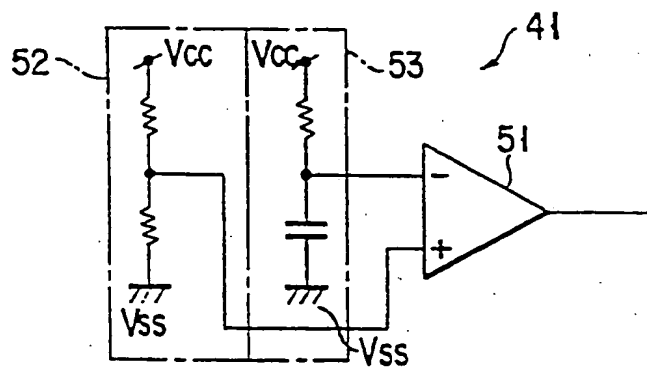
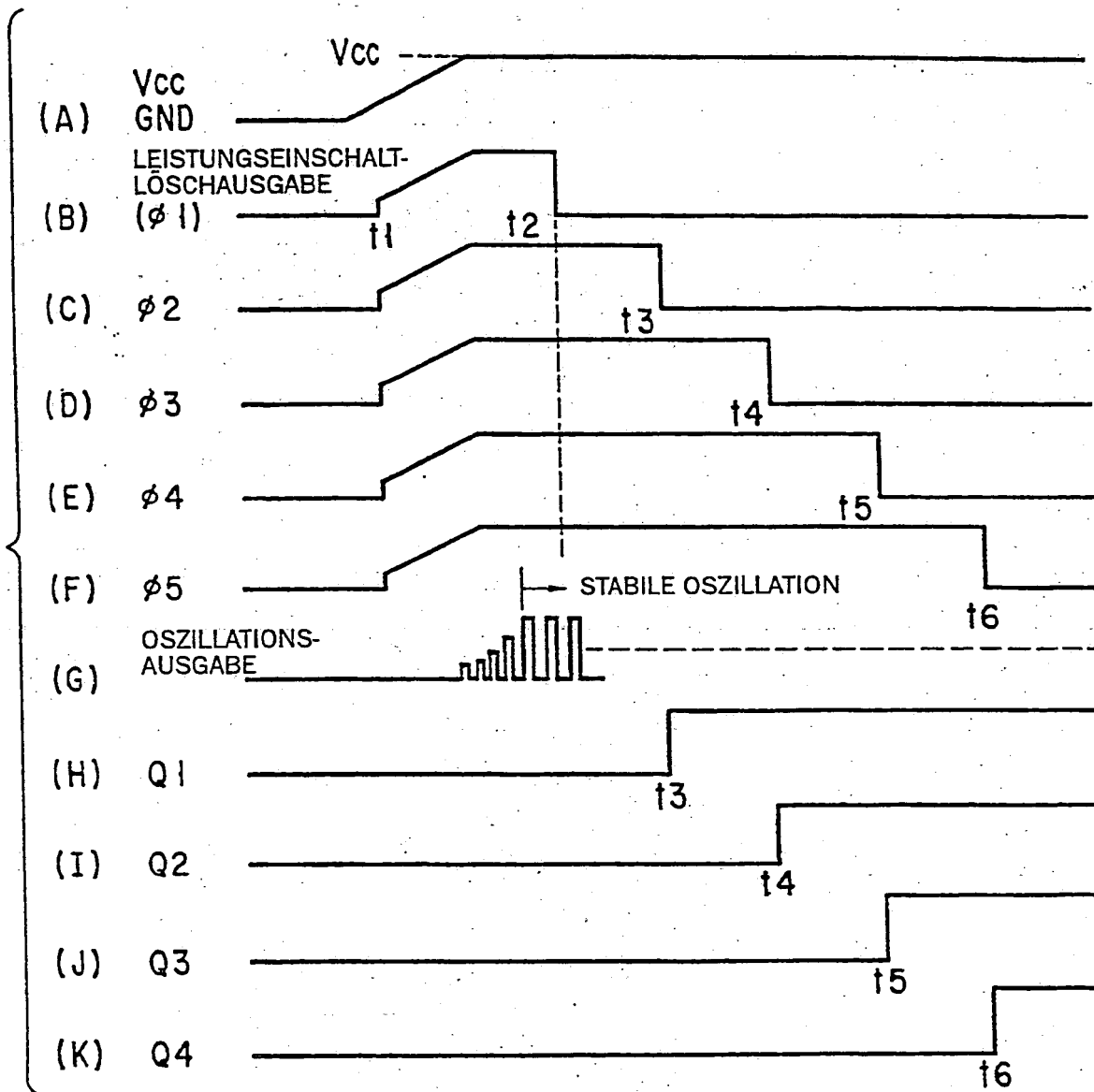
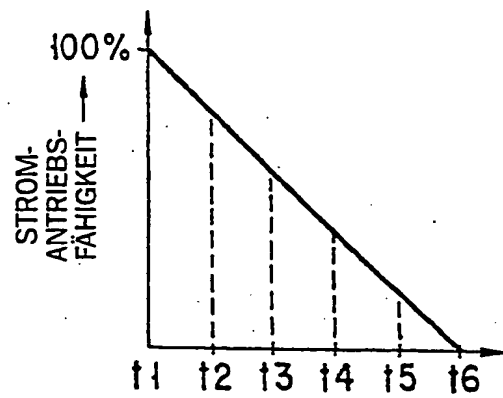


FIG. 8

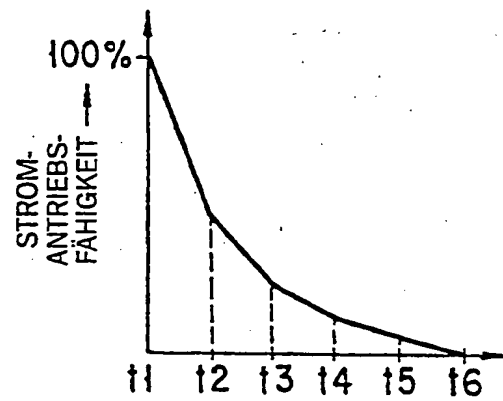


F I G. 9

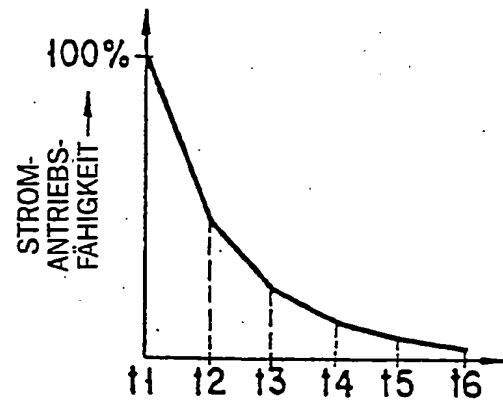
F I G. 10A



F I G. 10B



F I G. 10C



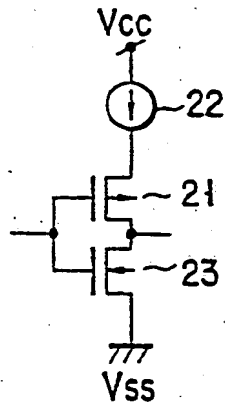


FIG. 11A

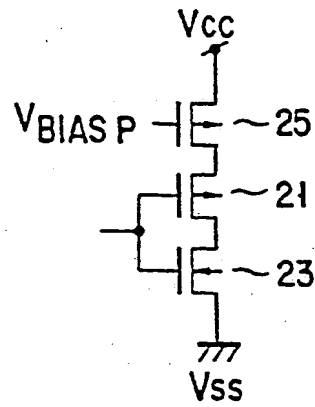


FIG. 11B

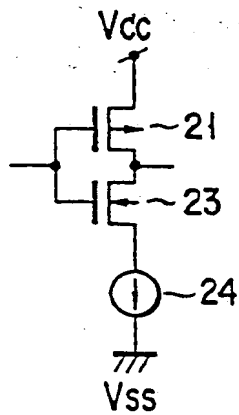


FIG. 12A

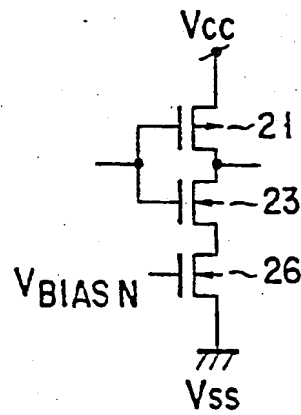


FIG. 12B

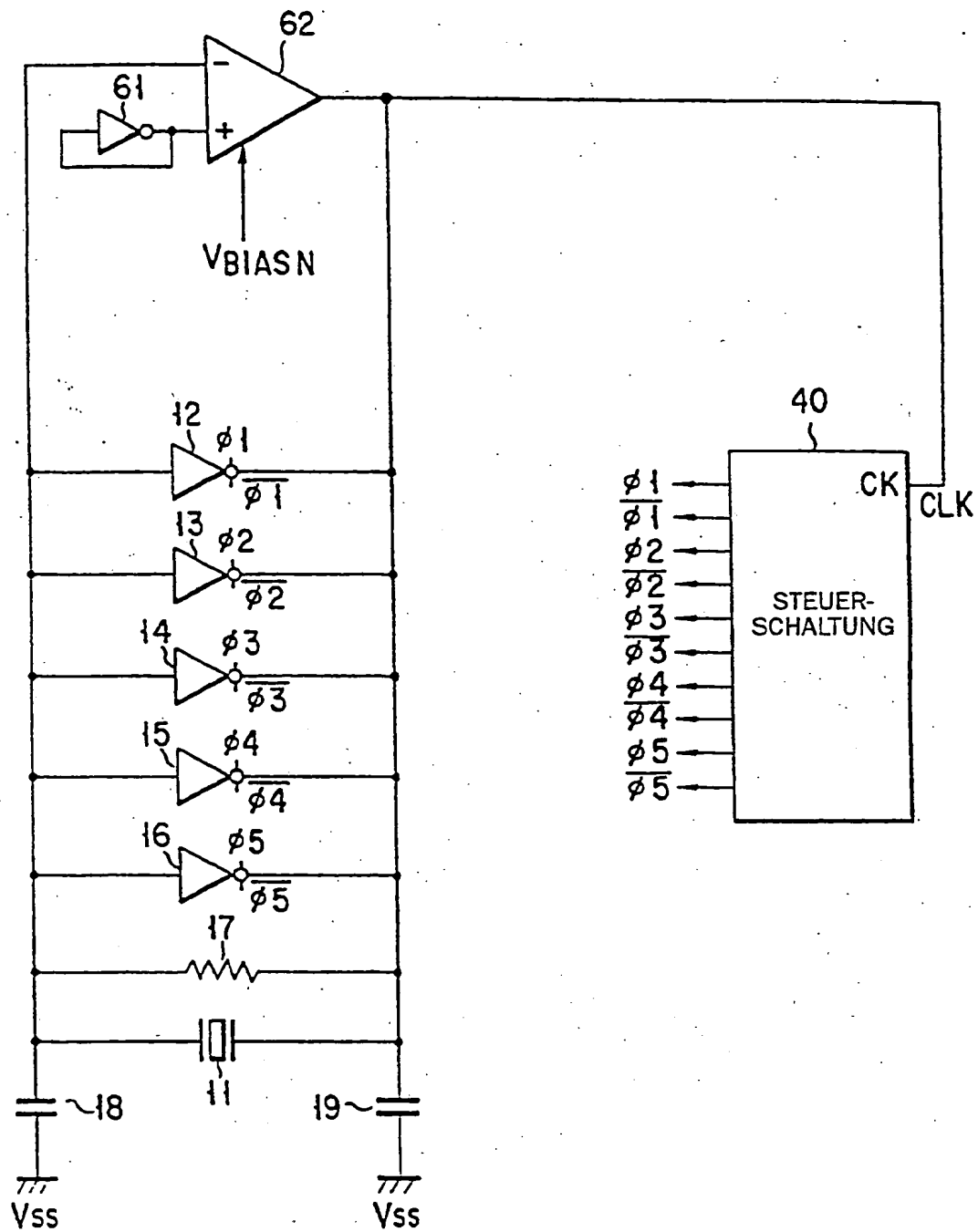


FIG. 13

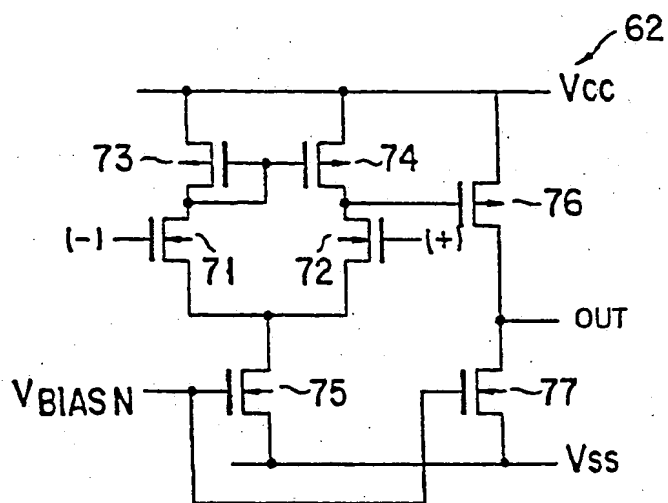


FIG. 14

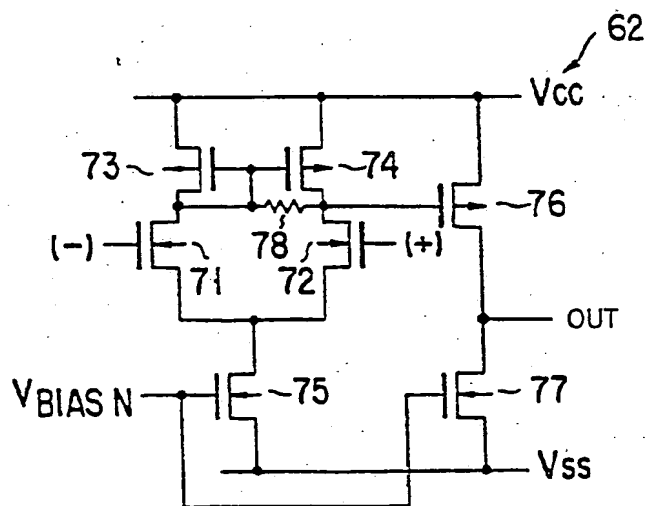


FIG. 15

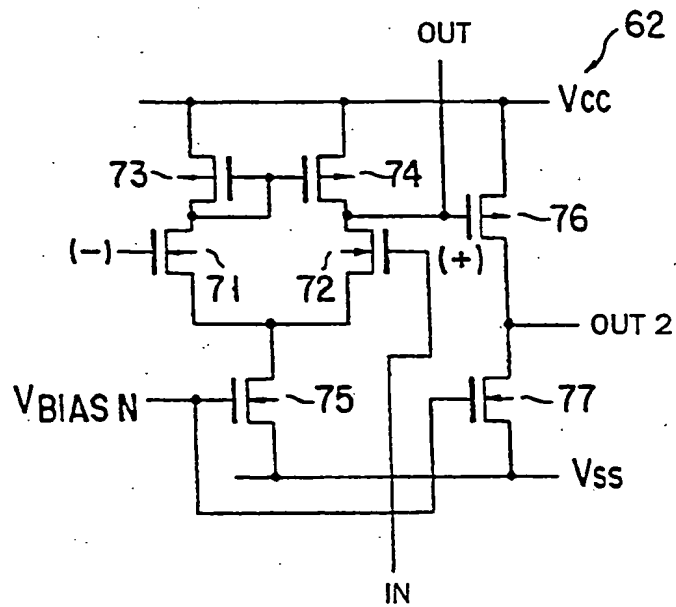


FIG. 16

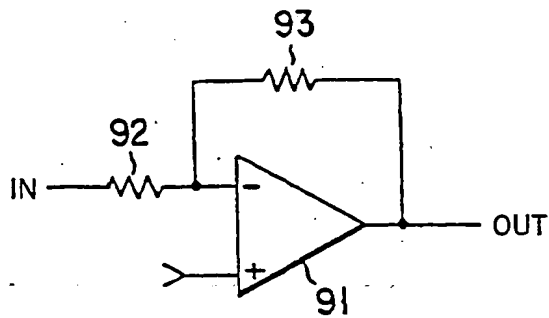


FIG. 17

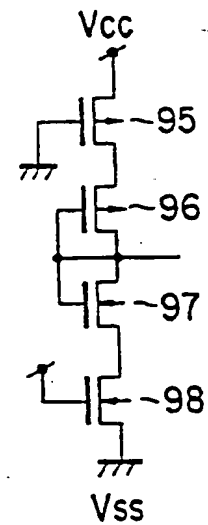


FIG. 18

THIS PAGE BLANK (USPTO)

DOCKET NO: Q2001, 0382

SERIAL NO: _____

APPLICANT: K.J. Flirkas et al.

LERNER AND GREENBERG P.A.

P.O. BOX 2480

HOLLYWOOD, FLORIDA 33022

TEL. (954) 925-1100